

*Игошина М.С.
студент*

*Научный руководитель: Сапрыкин А.Н., к.т.н.
Рязанский государственный радиотехнический университет имени
В.Ф. Уткина
Рязань, Россия*

АРХИТЕКТУРЫ СОВРЕМЕННЫХ ПЛИС: ДОСТОИНСТВА И НЕДОСТАТКИ

Аннотация. В данной статье автор рассматривает технические характеристики и функциональные возможности современных архитектур ПЛИС. Научная и практическая значимость результатов исследования заключается в определении оптимальной элементной базы проектирования цифровых систем, удовлетворяющей ограничениям, таким как производительность, стоимость, диапазон решаемых задач и т.д.

Ключевые слова. Функциональные возможности ПЛИС, FPGA, CPLD, Altera, Xilinx, структура, ёмкость, быстродействие.

*Igoshina M.S.
student*

*Scientific supervisor: Saprykin A.N., Candidate of Technical Sciences
Ryazan State Radio Engineering University named after V.F. Utkin
Ryazan, Russia*

ARCHITECTURE OF MODERN FPGAS: ADVANTAGES AND DISADVANTAGES

Annotation. In this article, the author examines the technical characteristics and functionality of modern FPGA architectures. The scientific and practical significance of the research results lies in determining the optimal element base for designing digital systems that meets constraints such as performance, cost, range of tasks to be solved, etc.

Keywords. FPGA, CPLD, Altera, Xilinx, functionality, structure, capacity, performance.

Все современные ПЛИС реализованы двумя способами:

1. На грани технологических возможностей, достигая при этом максимальной производительности и высокой стоимости;
2. Сохраняя разумный минимум возможностей, который не приводит к неоправданному удорожанию, так как основные функции ПЛИС могут быть выполнены достаточно небольшим набором логических модулей.

Добавление дополнительных устройств приведет к тому, что пропорциональный рост производительности прекратится. Следовательно, возникает вопрос – существует ли некоторая архитектура, удовлетворяющая соотношению «производительность — цена», а также позволяющая разрабатывать цифровые узлы с использованием языков описания аппаратуры (HDL) [1].

В данной статье на примере самых востребованных структур ПЛИС: CPLD и FPGA разберёмся, какие семейства микросхем известных компаний-производителей Altera и Xilinx являются оптимальным решением поставленной задачи.

Arria (Altera). Микросхемы серии предназначены для создания телекоммуникационных и встраиваемых приложений, имеющих повышенные требования по стоимости и энергопотреблению. ПЛИС данной линейки имеют богатый набор функций: встроенные блоки памяти, блоки цифровой обработки сигналов и аппаратные трансиверы со средствами обеспечения целостности сигналов (скорость передачи данных до 10,3125 Гбит/с), аппаратные блоки обработки чисел с плавающей точкой в соответствии со стандартом IEEE 754.

Stratix (Altera). ПЛИС содержат встроенные DSP-блоки, включаемые как умножители, что повышает эффективность при одновременном увеличении скорости обработки данных и существенно сберегает ресурс, занимаемый на кристалле проектом пользователя. Количество логических

элементов в пределах от 10 570 до 114 140. Семейство обладает до 10 Мбит встроенного ОЗУ со структурой памяти, оптимизированной для высокой скорости чтения и записи. На кристалле может находиться до 12 схем автоподстройки частоты (PLLs). Микросхемы Stratix поддерживают множество стандартов ввода-вывода, как для передачи сигналов по однопроводным соединительным линиям, так и по дифференциальным линиям.

Cyclone (Altera). Недорогие ПЛИС, предназначенные для использования в различных приложениях, где ключевыми параметрами являются низкое энергопотребление и низкая себестоимость. Подобное семейство включает в себя микросхемы, содержащие аппаратный процессорный блок на основе двухъядерного процессорного ядра ARM Cortex A9.

MAX (Altera). Дешевые средства, направленные на решение широкого круга задач, в которых не требуется большой логической емкости. ПЛИС этой линейки являются энергонезависимым, так как конфигурация хранится в блоке конфигурационной Flash-памяти (MAX V, MAX II) или в ячейках EEPROM (MAX3000, MAX7000). Готовы к работе сразу после включения питания, поддерживают режим внутрисхемного программирования по JTAG-интерфейсу.

Virtex (Xilinx). В состав серии входят четыре семейства: Virtex, Virtex-E, Virtex-II и Virtex-II Pro. ПЛИС линейки характеризуются гибкой архитектурой, состоящей из матрицы конфигурируемых логических блоков (CLB), окруженных программируемыми блоками ввода-вывода. Иерархическая система элементов памяти микросхем серии включает: распределенную память на базе четырех входных таблиц преобразования (4-LUT), конфигурируемых либо как 16-бит ОЗУ, либо как 16-бит сдвиговый регистр; встроенную блочную память (каждый блок

конфигурируется как синхронное двухпортовое ОЗУ) и интерфейсы к модулям внешней памяти [2].

Spartan (Xilinx). Буферы в блоках ввода-вывода микросхем имеют программируемый контроль задержек на выходе для увеличения быстродействия и снижения шумов в сигнале. В серии отсутствует поддержка асинхронного RAM, распределенные дешифраторы и возможность параллельной загрузки, однако добавлены несколько встроенных цепей тестирования для упрощения проверки работы проекта и снижения стоимости внешнего тестового оборудования. Малые размеры кристалла позволяют производить корпусирование в более дешевые, меньшего размера корпуса с числом контактов от 90 до 304. Упрощенный САПР позволяет снизить время проектирования и тестирования, тем самым снижается стоимость конечного продукта. Микросхемы серии Spartan могут работать на системной частоте 80МГц, внутренней частоте более 150МГц. Возможность серии Spartan работать на больших частотах позволяет применять их для проектирования PCI и USB интерфейсов, DSP, RISC-микропроцессоров, микроконтроллеров и др.

CPLD серии XC9500 (Xilinx). Архитектура на основе флэш-памяти, что позволяет снизить стоимость микросхем и расширить возможности внутрисистемного перепрограммирования. Возможности закрепления выводов перед трассировкой позволяют избежать дорогостоящих исправлений. Все ПЛИС серии XC9500 выпускаются по КМОП-технологии FastFLASH и могут монтироваться в малогабаритные корпуса типа VQFP, TQFP и CSP.

CoolRunner (Xilinx). В состав серии входят семейства CoolRunner XPLA3 и CoolRunner-II. Малый уровень потребляемой мощности наряду с высоким быстродействием достигаются за счет технологии с нулевым потреблением мощности (FZP). Программируются мультиплексоры конфигурационными кодами, хранимыми в ОЗУ. В результате значение

мощности, потребляемой в статическом режиме, не превышает 100 мкА. В ПЛИС предусмотрены: функция отдельного управления длительностью фронтов выходных сигналов для каждого вывода ПЛИС, позволяющая снизить уровень помех на ее выходах; применение передовых методов защиты конфигурационных данных от несанкционированного копирования и случайного стирания; расширенные возможности фиксации пользовательских выводов перед выполнением этапа реализации в сочетании с полной трассировкой проекта [3]. Допускается сборка в корпуса расширенного типового ряда. CPLD серии поддерживаются всеми средствами проектирования компании Xilinx и универсальными САПР третьих фирм.

Использованные источники:

1. Грушвицкий Р.И., Мурсаев А.Х. Проектирование систем на микросхемах программируемой логики.–СПб.: БХВ -Петербург, 2002. — 608 с.
2. Стешенко В.Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания. – М.: ДОДЭКА, 2000. – 128 с.
3. Тарасов И.Е. Разработка цифровых устройств на основе ПЛИС Xilinx с применением языка VHDL. – М.: Горячая линия – Телеком, 2015. – 252 с.